Figura X – Schema dell’entity CLK\_GEN

Il controllore delega la gestione del clock dello Z80X all’entity CLK\_GEN. Questa viene controllata con una serie di segnali. L’entity si comporta come un sistema ad orologeria che cambia funzione in base agli stimoli dall’esterno.

Di base c’è un divisore che genera il segnale CLKMSTR che è un clock a 4MHz costanti. Poi per mezzo di un altro divisore variabile genera il segnale CLKOUT che può variare dai 4MHz di CLKMSTR a 50Hz.

Se il segnale START viene attivato il divisore variabile viene abilitato altrimenti rimane fermo all’ultimo stato di CLKOUT. Con STOP invece si ferma il divisore se prima è stato attivato in un qualsiasi modo. Il valore di divisione è salvato in un registro che viene caricato al valore DIV se DIV\_LD è attivo.

Nel caso del funzionamento a step, con STEPEN si abilita il divisore che viene bloccato appena il conteggio dei cicli di clock è arrivato al valore salvato in un opportuno registro. Lo stesso contatore conta, per mezzo di un multiplexer, i fronti negativi di nM1. Per cui il comportamento con M1EN è lo stesso di STEPEN ma riguardo a nM1. Il numero di passi viene caricato in un opportuno registro quando non sono in corso le due fasi e il valore viene campionato su STEP.

I segnali RUN e ERR informano il controllore. RUN è attivo quando il divisore che genera CLKOUT è abilitato. Mentre ERR si attiva quando l’unità riscontra un qualsiasi problema. Uno di questi è quando più di un segnale di abilitazione viene attivato contemporaneamente. In caso di errore l’unità si blocca e serve resettarla.